

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2003年12月31日 (31.12.2003)

PCT

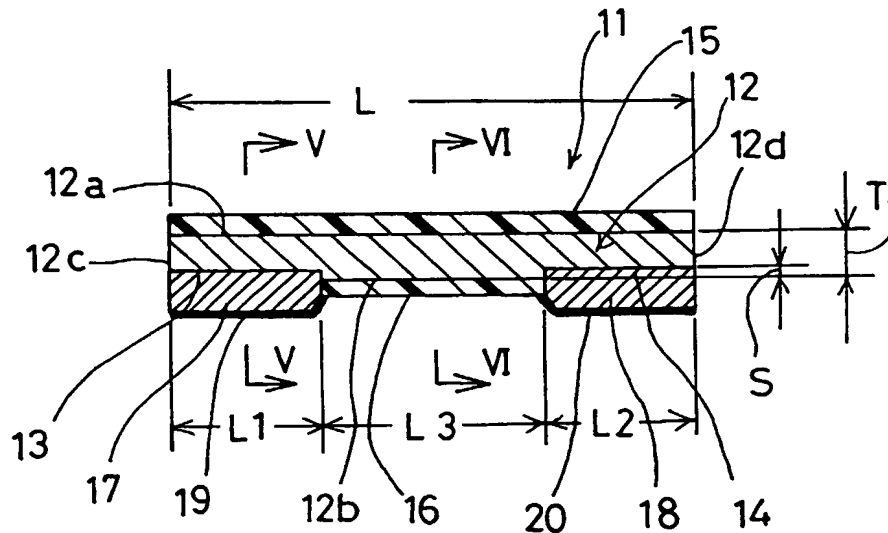
(10) 国際公開番号
WO 2004/001774 A1

- (51) 国際特許分類⁷: H01C 3/00, 17/00 (72) 発明者; および
(21) 国際出願番号: PCT/JP2003/007457 (75) 発明者/出願人 (米国についてのみ): 塚田 虎之
(22) 国際出願日: 2003年6月12日 (12.06.2003) (TSUKADA, Torayuki) [JP/JP]; 〒615-8585 京都府京
都市 右京区西院溝崎町 2 1 番地 ローム株式会社 内
Kyoto (JP).
(25) 国際出願の言語: 日本語 (74) 代理人: 石井 暁夫, 外 (ISHII, Akeo et al.); 〒530-0041
(26) 国際公開の言語: 日本語 大阪府 大阪市北区 天神橋2丁目北1番21号 八千代ビ
ル東館 Osaka (JP).
(30) 優先権データ:
特願2002-177970 2002年6月19日 (19.06.2002) JP (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,
特願2002-177971 2002年6月19日 (19.06.2002) JP BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,
(71) 出願人 (米国を除く全ての指定国について): ローム DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU,
株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都 ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,
府 京都市 右京区西院溝崎町 2 1 番地 Kyoto (JP). LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO,
NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL,

[続葉有]

(54) Title: CHIP RESISTOR HAVING LOW RESISTANCE AND ITS PRODUCING METHOD

(54) 発明の名称: 低い抵抗値を有するチップ抵抗器とその製造方法





TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU,
ZA, ZM, ZW.

- (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書・説明書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

低い抵抗値を有するチップ抵抗器とその製造方法

発明の背景

本発明は、例えば、 $1\ \Omega$ 以下というように低い抵抗値を有するチップ抵抗器と、これを製造する方法とに関するものである。

先行技術としての特開 2 0 0 1 - 1 1 8 7 0 1 号公報は、図 1 に示すような構成のチップ抵抗器 1 を提案している。

すなわち、この先行技術によるチップ抵抗器 1 は、その抵抗体 2 を、例えば、銅等のように低い抵抗を有する基材の金属に対してニッケル等のように前記基材の金属よりも高い抵抗を有する金属を添加して成る合金等の金属による厚さ寸法 T_0 の金属板にて、長さ寸法が L で幅寸法 W の長方形に形成している。そして、この抵抗体 2 における裏面の中程部に、長さ寸法が L_0 で深さ寸法が S の凹所 3 を切削加工にて刻設することにより、前記抵抗体 2 における裏面のうち左右両端の部分に、接続端子電極 4, 5 を設けている。そして、この両接続端子電極 4, 5 には、プリント基板等に対する半田付けを容易にするためにメッキ層 6, 7 が形成されている。

また、前記特開 2 0 0 1 - 1 1 8 7 0 1 号公報は、前記した構成のチップ抵抗器を製造するに際して、抵抗体の多数個を並べて一体化して成る素材金属板における裏面に、部分メッキ用のレジストマスクを施した状態でメッキ処理を行うことによって、前記各接続端子電極 4, 5 の部分に半田付け用のメッキ層 6, 7 を形成する。そしてこれに次いで、前記素材金属板の裏面に前記凹所 3 を切削加工によって刻設したのち、前記素材金属板を、前記各抵抗体ごとに切断するという製造方法を提案している。

しかし、この先行技術のチップ抵抗器 1 は、プリント基板等に対する半田付けに際して、溶融半田が両接続端子電極 4, 5 を越えて、抵抗体 2 における両接続端子電極 4, 5 間の部分に付着することによって、抵抗値が変化するおそれが大

きい。これを回避するには、前記抵抗体 2 の裏面の凹所 3 における深さ寸法 S を深くすれば良いが、接続端子電極間における抵抗体の厚さ寸法 T を変えずに凹所 3 における深さ寸法 S を深くしようとする、チップ抵抗器 1 における全体の高さ寸法が高くなるばかりか、重量がアップするという問題があった。

また、前記先行技術の製造方法は、素材金属板の裏面に、部分メッキ用のレジストマスクを施した状態でメッキ処理を行うことによって、前記各接続端子電極 4, 5 の部分のみに半田付け用のメッキ層 6, 7 を形成するようにしている。換言すると、前記半田付け用のメッキ層 6, 7 を形成するメッキ工程の前に、素材金属板の裏面に予め部分メッキ用のレジストマスクを形成する工程、及び、メッキ工程のあとにおいて前記部分メッキ用のレジストマスクを剥離除去する工程を必要とするから、製造コストが大幅に嵩むという問題もあった。

発明の開示

本発明は、これらの問題を解消することを技術的課題とするものである。

このような技術的課題を解決するために、本発明の第 1 の局面における低い抵抗値を有するチップ抵抗器は、請求項 1 では、金属板にて構成した抵抗体における裏面のうち左右両端の部分に凹部を設けて、この凹部内に、前記抵抗体よりも低い抵抗の金属による接続端子電極を設ける一方、前記抵抗体のうち少なくとも裏面における前記両接続端子電極間の部分を絶縁体にて被覆したことを特徴としている。

また、請求項 2 では、前記両接続端子電極の表面を、絶縁体の表面と略同一平面にするか、或いは、絶縁体の表面より突出することを特徴としている。

また、請求項 3 では、前記両接続端子電極を、金属メッキ層にしたことを特徴としている。

そして、本発明の第 1 の局面における低い抵抗値を有するチップ抵抗器の製造方法に関し、請求項 5 では、一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、前記素材金属板のうち少なくともその裏面を、絶縁体にて被覆する工程と、前記素材金属板における裏面のうち前記各抵抗体における左右両端の部分に、凹所としての凹み溝を、前記絶縁体

のうち前記各抵抗体における左右両端の部分に該当する部分を切除しながら刻設する工程と、前記素材金属板における裏面のうち前記各凹み溝内の部分に、前記素材金属板よりも低い抵抗の金属による接続端子電極としての金属メッキ層を形成する工程と、前記素材金属板を、前記各抵抗体ごとに分割する工程と、を備えることを特徴としている。

このように、金属板にて構成した抵抗体のうち少なくとも裏面における前記両接続端子電極間の部分を絶縁体にて被覆したことにより、プリント基板等に対する半田付けに際して、溶融半田が抵抗体のうち両接続端子電極間の部分に接触することを、前記絶縁体にて阻止できる。従って、溶融半田の接触を回避するために接続端子電極の高さ寸法を高くする必要がないので、この分だけチップ抵抗器における全体の高さ寸法を低くできるとともに、軽量化を図ることができる。

また、両接続端子電極の間における抵抗値、つまり、チップ抵抗器における抵抗値は、図 1 に示した先行技術の構造では、前記抵抗体 2 を構成する金属における固有抵抗及び前記抵抗体 2 における幅寸法 W_0 に加えて、前記抵抗体 2 のうちその裏面に刻設した凹所 3 の部分における長さ寸法 L_0 と、深さ寸法 S の凹所 3 を刻設したあとにおける残りの厚さ寸法 T とによって決定される。そのため、前記抵抗体 2 における裏面に刻設する凹所 3 における長さ寸法 L_0 及び深さ寸法 S のバラ付きが、前記チップ抵抗器 1 における抵抗値のバラ付きになって現れていた。しかし、請求項 1 の構成では、記抵抗体における裏面のうち左右両端の部分に凹部を設けて、この凹部内に、前記抵抗体よりも低い抵抗の金属による接続端子電極を設けているため、前記抵抗体における裏面に刻設する凹所の深さが、両接続端子間における抵抗値、つまり、チップ抵抗器における抵抗値に対して及ぼす影響は無くなるか、小さくなる。従って、凹所の刻設に際しては、その深さ寸法の加工精度は高くなくてもよく、長さ寸法だけを高い加工精度に保つだけで良い。そのため、抵抗体に対して凹所を刻設することに要する手数を軽減でき、その結果、製造コストの削減が可能である。

また、前記両接続端子電極間の部分を絶縁体にて被覆する場合において、前記両接続端子電極を、請求項 2 に記載したように、その表面を絶縁体の表面と略同一平面にするか、或いは、絶縁体の表面より突出するように構成することにより

、プリント基板等に対する半田付けに際して、前記両接続端子電極のプリント基板からの浮き上がりを小さくするか、或いは無くすることができるから、半田付けの確実性及び強度を向上できる利点がある。

また、前記両接続端子電極を、請求項 3 に記載したように、金属メッキ層にて構成することにより、チップ抵抗器における高さ寸法をより低くできるとともに、より軽量化できる。

更にまた、請求項 5 に記載した製造方法によると、前記した構成のチップ抵抗器の多数個を、一枚の素材金属板から製造することができ、これに加えて、凹所内に接続端子電極としての金属メッキ層を形成するときにおいて、前記素材金属板における裏面に形成した絶縁体が、前記金属メッキ層を前記凹所内にのみ形成するためのマスクになる。換言すると、前記素材金属板の裏面に対してマスキングを行うことなく、前記絶縁体を利用して前記凹所内のみ金属メッキ層を形成することができて、メッキ工程が簡単になるから、製造コストを大幅に低減できるのである。

次に、本発明の第 2 の局面における低い抵抗値を有するチップ抵抗器は、請求項 4 では、金属板にて構成した抵抗体における裏面の中程部に凹部を設けて、前記抵抗体における裏面のうち両端の部分を一对の接続端子電極にし、この両接続端子電極に、メッキ層を形成して成るチップ抵抗器において、前記凹所内を、絶縁体にて被覆することを特徴としている。

そして、本発明の第 2 の局面における低い抵抗値を有するチップ抵抗器の製造方法に関し、請求項 6 では、一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、前記素材金属板における裏面のうち前記各抵抗体における中程部に凹所としての凹み溝を刻設する工程と、前記素材金属板の裏面における前記凹み溝内を、絶縁体にて被覆する工程と、前記素材金属板の裏面にメッキ層を形成する工程と、前記素材金属板を、前記各抵抗体ごとに分割する工程と、を備えることを特徴としている。

また、請求項 7 では、一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、前記素材金属板における裏面のうち前記各抵抗体における中程部に凹所としての凹み溝を刻設する工程と、前記素

材金属体における表面、及び前記素材金属板の裏面における前記凹み溝内を絶縁体にて各々被覆する工程と、前記素材金属板の裏面にメッキ層を形成する工程と、前記素材金属板を、前記各抵抗体ごとに分割する工程と、を備えることを特徴としている。

このように、抵抗体の裏面における凹所内を、絶縁体にて被覆することにより、プリント基板等に対する半田付けに際して、溶融半田が抵抗体のうち両接続端子電極間の部分に付着することを、前記絶縁体にて阻止できる。そのため、前記付着を避けるために接続端子電極の高さ寸法を高くする必要はなく、この分だけチップ抵抗器における全体の高さ寸法を低くできるとともに、軽量化を図ることができる。

一方、この場合の製造方法においては、請求項 6 及び請求項 7 に記載したように、素材金属板に凹所を刻設して、この凹所内を絶縁体にて被覆したのち、各接続端子電極に半田付け用のメッキ層を形成するためのメッキ処理を行っている。そのため、このメッキ工程よりも前に前記凹所内を被覆した絶縁体が、前記接続端子電極のみに半田付け用のメッキ層を形成するための部分メッキ用のマスクとして機能するのである。従って、前記先行技術のように、メッキ工程の前において予め部分メッキ用のレジストマスクを形成する工程、及び、メッキ工程のあとにおいて前記部分メッキ用のレジストマスクを剥離除去する工程を省略できるから、製造工程がそれだけ簡単になり、前記した効果を有するチップ抵抗器の製造コストを大幅に低減できる。

特に、請求項 7 に記載したように、素材金属板の表面をも絶縁体にて被覆することにより、前記素材金属板の裏面に半田付け用のメッキ層を形成するメッキ工程において、前記素材基板における表面にメッキ層が形成されることを、当該表面を被覆する絶縁体にて阻止することができる。換言すると、チップ抵抗器における抵抗体の表面を被覆する絶縁体を、メッキ工程においてその表面にメッキ層が形成されることを阻止するために当該表面に予め形成しておくマスクとして利用することができるから、メッキ工程が簡単になり製造コストを更に低減できる利点がある。

図面の簡単な説明

- 図 1 は先行技術におけるチップ抵抗器を示す斜視図である。
- 図 2 は本発明の第 1 の実施形態によるチップ抵抗器を示す斜視図である。
- 図 3 は図 2 の III-III 視断面図である。
- 図 4 は図 2 の底面図である。
- 図 5 は図 2 の V-V 視断面図である。
- 図 6 は図 2 の VI-VI 視断面図である。
- 図 7 はチップ抵抗器の製造方法における第 1 の工程を示す斜視図である。
- 図 8 は前記製造方法における第 2 の工程を示す斜視図である。
- 図 9 は前記製造方法における第 3 の工程を示す斜視図である。
- 図 10 は図 9 の X-X 視拡大断面図である。
- 図 11 は前記製造方法における第 4 の工程を示す斜視図である。
- 図 12 は図 11 の XII-XII 視拡大断面図である。
- 図 13 は別の製造方法における第 1 の工程を示す断面図である。
- 図 14 は別の製造方法における第 2 の工程を示す断面図である。
- 図 15 は別の製造方法によるチップ抵抗器の縦断正面図である。
- 図 16 は本発明の第 2 の実施形態によるチップ抵抗器を示す斜視図である。
- 図 17 は図 16 の XVII-XVII 視断面図である。
- 図 18 は図 16 の底面図である。
- 図 19 はチップ抵抗器の製造方法における第 1 の工程を示す斜視図である。
- 図 20 は前記製造方法における第 2 の工程を示す斜視図である。
- 図 21 は図 20 の XXI-XXI 視拡大断面図である。
- 図 22 は前記製造方法における第 3 の工程を示す斜視図である。
- 図 23 は図 22 の XXIII-XXIII 視拡大断面図である。
- 図 24 は前記製造方法における第 4 の工程を示す斜視図である。
- 図 25 は図 24 の XXIV-XXIV 視拡大断面図である。

好適な実施形態の詳細な説明

以下、本発明の第 1 の実施形態を、図 2 ～図 6 の図面を用いて説明する。この

図において、符号 11 は本発明の実施形態によるチップ抵抗器を示す。

このチップ抵抗器 11 は、長さ寸法が L で、幅寸法が W の長方形に形成された抵抗体 12 を備えている。

この抵抗体 12 は、厚さ寸法 T の金属板製であり、当該金属は、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してこの基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金等である。

前記抵抗体 12 における表裏両面 12a, 12b のうち裏面 12b の両端の部分には、当該抵抗体 12 における両端面 12c, 12d からの長さ寸法が各々 L1, L2 で、深さ寸法を S にした凹所 13, 14 が刻設されている。

また、前記抵抗体 12 における表面 12a 及び裏面 12b の両方は、耐熱性合成樹脂又はガラス等の絶縁体 15, 16 にて被覆されている。

一方、前記抵抗体 12 における裏面 12b の両端の部分における凹所 13, 14 内には、銅等の純金属による接続端子電極 17, 18 が、金属メッキ層として形成されている。

この両接続端子電極 17, 18 の厚さは、その表面が前記抵抗体 12 における裏面 12b を被覆する絶縁体 16 の表面と略同一平面になるか、これよりも突出するような寸法に設定されている。

また、前記両接続端子電極 17, 18 の表面には、そのプリント基板等への半田付けを容易にすることのために、錫又は半田等によるメッキ層 19, 20 が形成されている。

更にまた、前記チップ抵抗器 11 における側面には、必要に応じて、図 4 に二点鎖線で示すようなトリミング溝 21 を刻設することによって、当該チップ抵抗器 11 における抵抗値が所定値になるように調整されている。

この構成のチップ抵抗器 11 において、前記チップ抵抗器 11 のプリント基板等に対する半田付けに際して、溶融半田が抵抗体 12 のうち両接続端子電極 17, 18 間の部分に接触することを、前記抵抗体 12 における裏面 12b を被覆する絶縁体 16 にて確実に阻止することができる。

また、この構成では、その両接続端子電極 17, 18 間における抵抗値、つまり、当該チップ抵抗器 11 における抵抗値は、前記抵抗体 12 を構成する金属における固有抵抗、前記抵抗体 12 における幅寸法 W 、及び、抵抗体 12 のうち前記両接続端子電極 17, 18 間における長さ寸法 L_3 ($L_3 = L - L_1 + L_2$) で決まることになる。そのため、前記先行技術のように、前記両凹所 13, 14 における深さ寸法 S がチップ抵抗器 11 における抵抗値に及ぼす影響を無くすることができるか、小さくすることができる。

そして、この構成によるチップ抵抗器 11 は、以下に述べる①～⑦の各工程を経て製造することができる。

- ①. 図 7 に示すように、前記一つのチップ抵抗器 11 を構成する抵抗体 12 の多数個を並べて一体化して成る素材金属板 A を製作する。なお、符号 B_1 と、 B_2 とは、前記素材金属板 A を前記各抵抗体 12 ごとに区画する縦方向の切断線と、横方向の切断線である。
- ②. 前記素材金属板 A における表面 A_1 及び裏面 A_2 の両方を、図 8 に示すように、耐熱性合成樹脂又はガラス等の絶縁体 15, 16 にて被覆する。
- ③. 前記素材金属板 A における裏面 A_2 に、図 9 及び図 10 に示すように、前記抵抗体 12 の両端の部分における凹所 13, 14 を形成するための凹み溝 A_3 を、前記縦方向の切断線 B_1 に沿って延びるように、切削又は研削等の機械加工、或いは、レーザ光線の照射による加工、若しくは、コイニング加工等によって、当該裏面 A_2 における絶縁体 16 のうち前記両凹所 13, 14 の部分における絶縁体 16 を除去するようにして刻設する。

ここに刻設する凹み溝 A_3 における深さ寸法は S であり（図 2 参照）、また、この凹み溝 A_3 における幅寸法 L_4 は、 $L_4 = L_1 + L_2 + \alpha$ としている（ L_1 及び L_2 は、前記両凹所 13 及び 14 における長さ寸法）。素材金属板 A を各抵抗体 12 毎に分割するに際して、ダイシングカッター等にて縦方向の切断線 B_1 に沿って切断する場合には、前記 α の値を、前記ダイシングカッター等による切断幅寸法、つまり、切断代に設定する。なお、前記の分割を剪断加工（シャリング加工）にて行う場合には、 $\alpha = 0$ とし、前記幅寸法 L_4 を、 $L_4 = L_1 + L_2$ に設定する。これにより、各凹み溝 A_3 の相互間における寸法を、前記チップ抵

抗器 1 1 における両凹所 1 3 , 1 4 (両接続端子電極 1 7 , 1 8) 間の長さ寸法 L 3 、つまり、所定の抵抗値を得る長さ寸法 L 3 にする。

④. 前記凹み溝 A 3 を刻設したあとの素材金属板 A の全体に対してメッキ処理を行うことで、図 1 1 及び図 1 2 に示すように、前記各凹み溝 A 3 内の部分に、金属メッキ層 A 4 を形成する。これにより、この金属メッキ層 A 4 を前記接続端子電極 1 7 , 1 8 にする。

⑤. 前記金属メッキ層 A 4 を形成したあとの素材金属板 A の全体に対して、別のメッキ処理を行うことにより、図 1 1 及び図 1 2 に示すように、前記金属メッキ層 A 4 の表面に対して、メッキ層 A 5 を形成して、このメッキ層 A 5 を半田付け用のメッキ層 1 9 , 2 0 にする。

⑥. そして、前記素材金属板 A を、ダイシングカッター等にて縦方向の切断線 B 1 及び横方向の切断線 B 2 に沿って切断することによって、各抵抗体 1 2 毎に分割する。また、この分割は、ダイシングカッター等による切断に代えて、剪断加工 (シャリング加工) にて行うようにすることもできる。

⑦. 必要に応じて、両接続端子電極 1 7 , 1 8 間における抵抗値を測定しながら側面にレーザ光線の照射等にてトリミング溝 2 1 を刻設することにより、前記両接続端子電極 1 7 , 1 8 間における抵抗値が所定値となるように調節する。

これらの各工程を経ることにより、前記図 2 ~ 図 6 に示す構成のチップ抵抗器 1 1 を、一枚の素材金属板 A から多数個製造することができる。

この製造に際して、前記素材金属板 A における表裏両面 A 1 , A 2 を被覆する絶縁体 1 5 , 1 6 が、前記凹み溝 A 3 内の部分のみにメッキ処理にて接続端子電極 1 7 , 1 8 を形成する場合、及びこの接続端子電極 1 7 , 1 8 の表面のみにメッキ処理にて半田付け用のメッキ層 1 9 , 2 0 を形成する場合におけるマスクになるのである。

次に、図 1 3 及び図 1 4 は、別の実施形態による製造方法を示す。

この別の実施形態による製造方法は、前記した凹み溝 A 3 を、図 1 3 に示すように、抵抗体 1 2 における一方の凹所 1 3 ' を形成するための凹み溝 A 3 ' と、他方の凹所 1 4 ' を形成するための凹み溝 A 3 '' との二本にして、この両凹み溝 A 3 ' , A 3 '' の相互間における寸法 (凹み溝 A 3 ' , A 3 '' 間に切断線 B 1 が

位置しない側における相互間の寸法)を、所定の抵抗値を得る長さ寸法 L_3 にする。

そして、前記各凹み溝 A_3' 、 A_3'' 内に、図14に示すように、メッキ処理にて金属メッキ層 A_4' 、 A_4'' を形成して、この金属メッキ層 A_4' 、 A_4'' を接続端子電極 $17'$ 、 $18'$ とするものである。その他は、前記した①～⑦の製造方法と同じであり、この製造方法により図15に示す構成のチップ抵抗器 $11'$ を得ることができる。

要するに、本発明の第1の実施形態において「抵抗体における裏面のうち左右両端の部分に凹所を設ける」とは、図3に示すように、両凹所 13 、 14 が抵抗体 12 における両端面 $12c$ 、 $12d$ に接している場合と、図15に示すように、各々接続端子電極 $17'$ 、 $18'$ を形成する両凹所 $13'$ 、 $14'$ が抵抗体 $12'$ における両端面 $12c'$ 、 $12d'$ に接することなく近接している場合との両方を含むのである。

次に本発明の第2の実施形態を、図16～図20の図面を用いて説明する。

この図において、符号 111 は、本発明の第2の実施形態によるチップ抵抗器を示す。

このチップ抵抗器 111 は、長さ寸法が L で、幅寸法が W の長方形に形成された抵抗体 112 を備えている。

この抵抗体 112 は、厚さ寸法 T の金属板製であり、当該金属は、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属(以下、低抵抗の金属と称する)に対してこの基材の金属よりも高い抵抗を有する金属(以下、高抵抗の金属と称する)を添加して成る合金等である。

前記抵抗体 112 における表裏両面のうち裏面には、その中程部に長さ寸法が L_0 で深さ寸法が S の凹所 113 を刻設することにより、その両端の部分に接続端子電極 117 、 118 が形成されている。

この両接続端子電極 117 、 118 には、プリント基板等に対する半田付けを容易にするために、例えば、銅メッキを下地としこれに錫メッキして成るメッキ層 119 、 120 が形成されている。

そして、前記抵抗体 1 1 2 における表面を、耐熱性合成樹脂又はガラス等の絶縁体 1 1 5 にて被覆することに加えて、裏面における凹所 1 1 3 内を、耐熱性合成樹脂又はガラス等の絶縁体 1 1 6 にて被覆する。

なお、前記チップ抵抗器 1 1 1 における側面には、必要に応じて、図 1 8 に二点鎖線で示すようなトリミング溝 1 2 1 を刻設することによって、当該チップ抵抗器 1 1 1 における抵抗値が所定値になるように調整されている。

この構成のチップ抵抗器 1 1 1 を、プリント基板等に対して半田付けするに際して、溶融半田が抵抗体 1 1 2 のうち両接続端子電極 1 1 7, 1 1 8 間の部分に接触することを、前記抵抗体 1 1 2 の裏面における凹所 1 1 3 内を被覆する絶縁体 1 1 6 にて確実に阻止することができる。

そして、この構成によるチップ抵抗器 1 1 1 は、以下に述べる①～⑥の各工程を経て製造することができる。

①. 図 1 9 に示すように、前記一つのチップ抵抗器 1 1 1 を構成する抵抗体 1 1 2 の多数個を並べて一体化して成る素材金属板 C を製作する。なお、符号 D 1 と、D 2 とは、前記素材金属板 C を前記各抵抗体 1 1 2 ごとに区画する縦方向の切断線と、横方向の切断線である。

②. 前記素材金属板 C における表面 C 1 及び裏面 C 2 のうち裏面 C 2 を上向きにして、この裏面 C 2 のうち各抵抗体 1 1 2 における中程部の部分に、図 2 0 及び図 2 1 に示すように、凹所 1 1 3 を、前記縦方向の切断線 D 1 と平行に延びるように、切削又は研削等の機械加工、或いは、レーザ光線の照射による加工、若しくは、コイニング加工等によって刻設する。

ここに刻設する凹所 1 1 3 における深さ寸法は S であり、また、この凹所 1 1 3 における幅寸法は L 0 である（図 1 6 参照）。

③. 次いで、図 2 2 及び図 2 3 に示すように、前記素材金属板 C の表面に、耐熱性合成樹脂又はガラス等の絶縁体 1 1 5 にて被覆することに加えて、その裏面 C 2 における各凹所 1 1 3 内を、耐熱性合成樹脂又はガラス等の絶縁体 1 1 6 にて被覆する。

④. 次いで、前記素材金属板 C に対してメッキ溶液中においてメッキ処理を行うことにより、図 2 4 及び図 2 5 に示すように、この素材金属板 C における裏面 C

2のうち前記凹所113内を被覆する絶縁体116を除く部分、つまり、各抵抗体112における両接続端子電極117, 118の部分に、メッキ層119, 120を形成する。

⑤. そして、前記素材金属板Cを、ダイシングカッター等にて縦方向の切断線D1及び横方向の切断線D2に沿って切断することによって各抵抗体112毎に分割する。なお、この素材金属板Cにおける各抵抗体112毎の切断は、剪断加工（シャリング加工）によって行うようにしても良い。

⑥. 次に、必要に応じて、両接続端子電極117, 118の間における抵抗値を測定しながら側面にレーザ光線の照射等にてトリミング溝121を刻設することにより、前記両接続端子電極117, 118の間における抵抗値が所定値となるように調節する。

これらの各工程を経ることにより、前記図16～図18に示す構成のチップ抵抗器111を、一枚の素材金属板Cから多数個製造することができる。

この製造に際して、前記素材金属板Cにおける表裏両面C1, C2を被覆する絶縁体115, 116が、前記素材金属板Cのうち裏面C2における各接続端子電極117, 118の部分のみにメッキ処理にてメッキ層119, 120を形成する場合におけるメッキ用のマスクとして機能するのである。

請求の範囲

1. 金属板にて構成した抵抗体における裏面のうち左右両端の部分に凹部を設けて、この凹部内に、前記抵抗体よりも低い抵抗の金属による接続端子電極を設ける一方、前記抵抗体のうち少なくとも裏面における前記両接続端子電極間の部分を絶縁体にて被覆したことを特徴とする低い抵抗値を有するチップ抵抗器。

2. 前記請求項1の記載において、前記両接続端子電極の表面を、絶縁体の表面と略同一平面にするか、或いは、絶縁体の表面より突出することを特徴とする低い抵抗値を有するチップ抵抗器。

3. 前記請求項1又は2の記載において、前記両接続端子電極を、金属メッキ層にしたことを特徴とする低い抵抗値を有するチップ抵抗器。

4. 金属板にて構成した抵抗体における裏面の中程部に凹部を設けて、前記抵抗体における裏面のうち両端の部分を一対の接続端子電極にし、この両接続端子電極に、メッキ層を形成して成るチップ抵抗器において、

前記凹所内を、絶縁体にて被覆することを特徴とする低い抵抗値を有するチップ抵抗器。

5. 一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、

前記素材金属板のうち少なくともその裏面を、絶縁体にて被覆する工程と、

前記素材金属板における裏面のうち前記各抵抗体における左右両端の部分に、凹所としての凹み溝を、前記絶縁体のうち前記各抵抗体における左右両端の部分に該当する部分を切除しながら刻設する工程と、

前記素材金属板における裏面のうち前記各凹み溝内の部分に、前記素材金属板よりも低い抵抗の金属による接続端子電極としての金属メッキ層を形成する工程と、

前記素材金属板を、前記各抵抗体ごとに分割する工程と、
を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

6. 一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、

前記素材金属板における裏面のうち前記各抵抗体における中程部に凹所としての凹み溝を刻設する工程と、

前記素材金属板の裏面における前記凹み溝内を、絶縁体にて被覆する工程と、

前記素材金属板の裏面にメッキ層を形成する工程と、

前記素材金属板を、前記各抵抗体ごとに分割する工程と、

を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

7. 一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、

前記素材金属板における裏面のうち前記各抵抗体における中程部に凹所としての凹み溝を刻設する工程と、

前記素材金属体における表面、及び前記素材金属板の裏面における前記凹み溝内を絶縁体にて各々被覆する工程と、

前記素材金属板の裏面にメッキ層を形成する工程と、

前記素材金属板を、前記各抵抗体ごとに分割する工程と、

を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

補正書の請求の範囲

[2003年10月14日(14.10.03) 国際事務局受理：
出願当初の請求の範囲 4 は補正された；新しい請求の範囲 5-7 が加えられた。]

1. 金属板にて構成した抵抗体における裏面のうち左右両端の部分に凹部を設けて、この凹部内に、前記抵抗体よりも低い抵抗の金属による接続端子電極を設ける一方、前記抵抗体のうち少なくとも裏面における前記両接続端子電極間の部分を絶縁体にて被覆したことを特徴とする低い抵抗値を有するチップ抵抗器。

2. 前記請求項 1 の記載において、前記両接続端子電極の表面を、絶縁体の表面と略同一平面にするか、或いは、絶縁体の表面より突出することを特徴とする低い抵抗値を有するチップ抵抗器。

3. 前記請求項 1 又は 2 の記載において、前記両接続端子電極を、金属メッキ層にしたことを特徴とする低い抵抗値を有するチップ抵抗器。

4. (補正後) 一つのチップ抵抗器を構成する抵抗体の多数個を並べて一体化して成る素材金属板を製作する工程と、

前記素材金属板のうち少なくともその裏面を、絶縁体にて被覆する工程と、

前記素材金属板における裏面のうち前記各抵抗体における左右両端の部分に、凹所としての凹み溝を、前記絶縁体のうち前記各抵抗体における左右両端の部分に該当する部分を切除しながら刻設する工程と、

前記素材金属板における裏面のうち前記各凹み溝内の部分に、前記素材金属板よりも低い抵抗の金属による接続端子電極としての金属メッキ層を形成する工程と、

前記素材金属板を、前記各抵抗体ごとに分割する工程と、
を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

5. (削除)

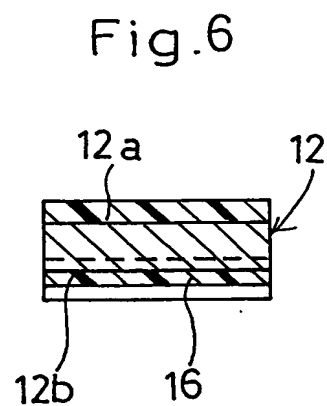
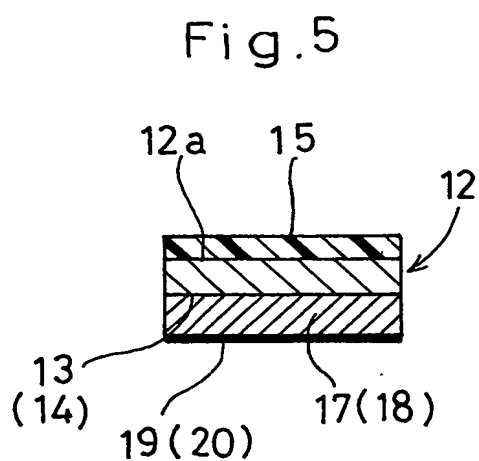
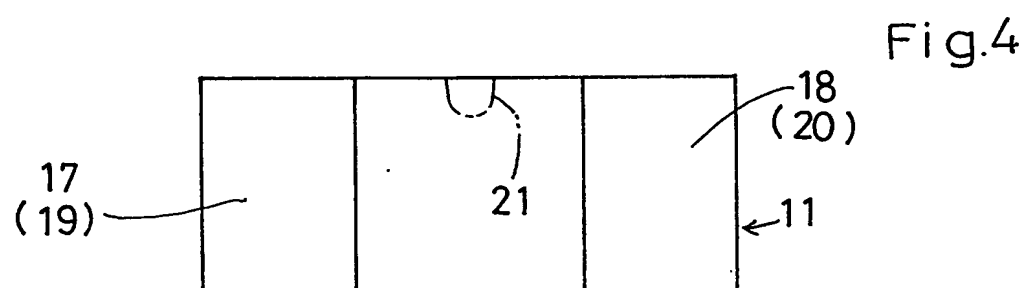
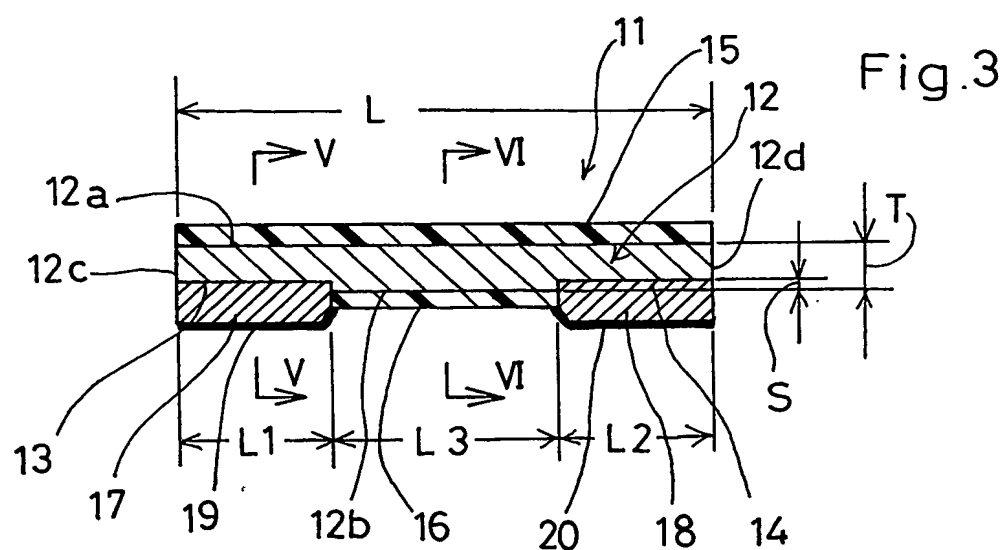
6. (削除)

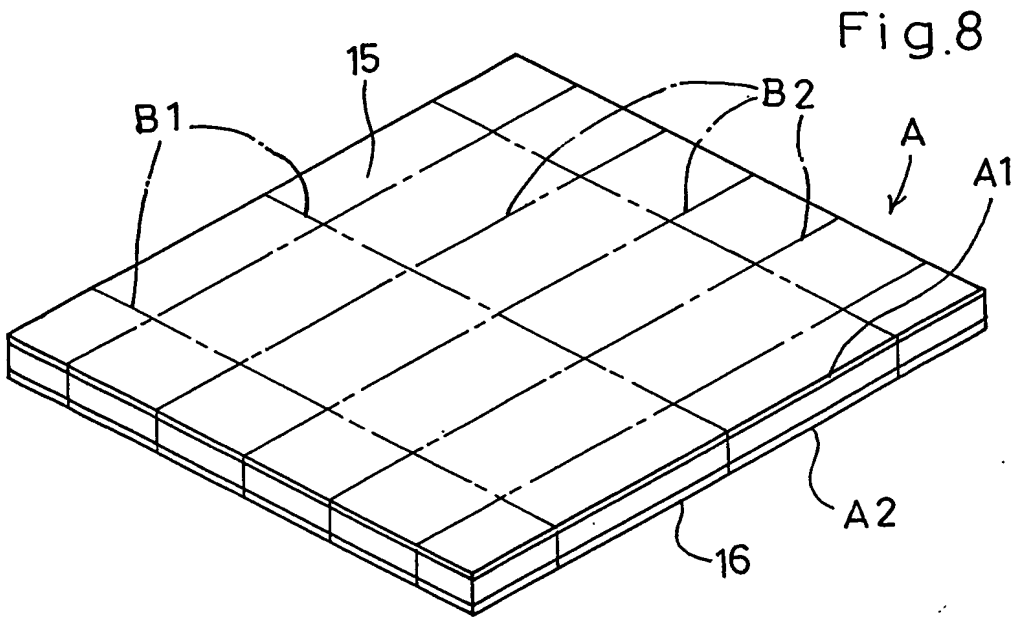
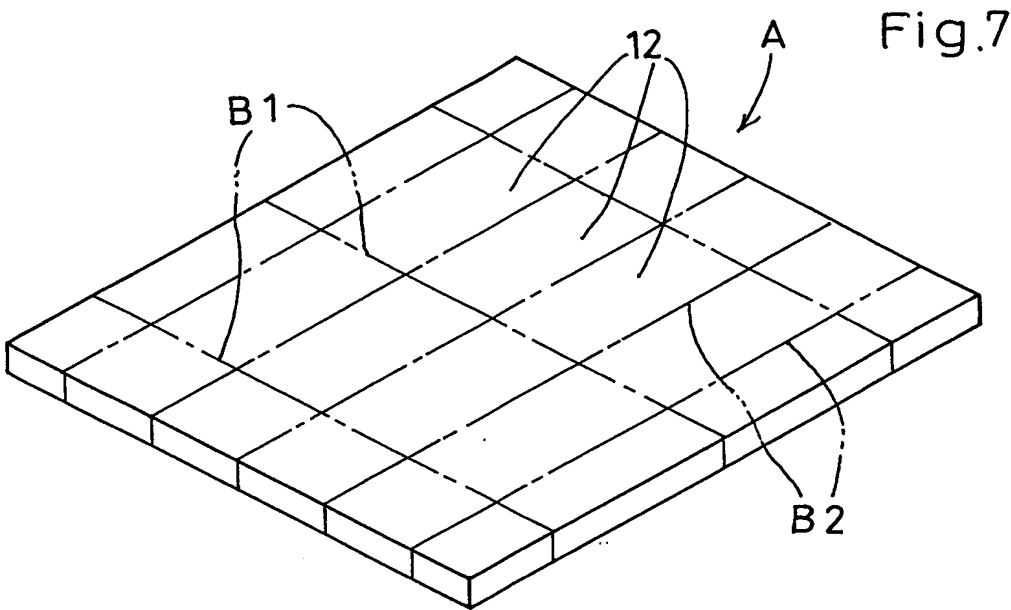
7. (削除)

条約 19 条 (1) に基づく説明書

別紙の通り、もとの請求の範囲第 4 項、第 6 項、及び第 7 項を削除し、請求の範囲の項数を 4 にした補正後のものを、差し替え用紙 1 枚にて提出する。

なお、補正後の請求の範囲第 4 項の記載は、もとの請求の範囲第 5 項の事項を特徴としたものである。もとの請求の範囲第 4 項を削除したことに伴い、補正後の請求の範囲第 4 項に繰り上げている。





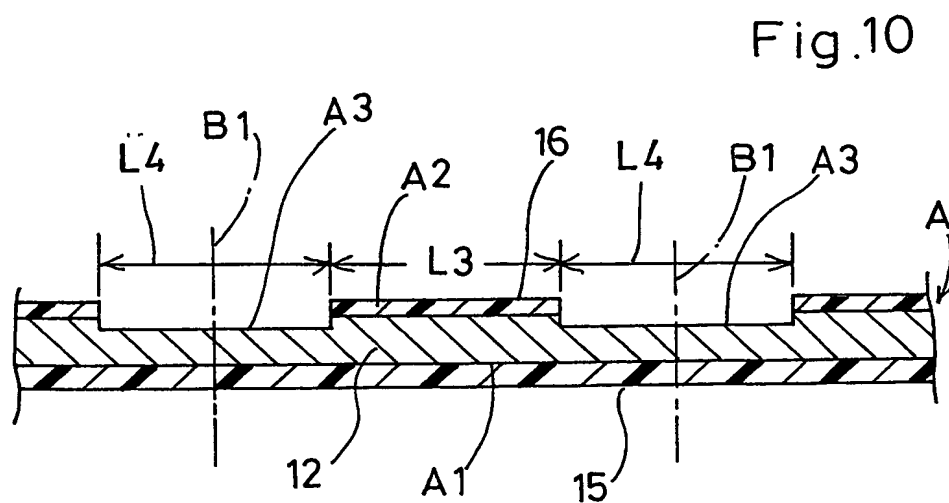
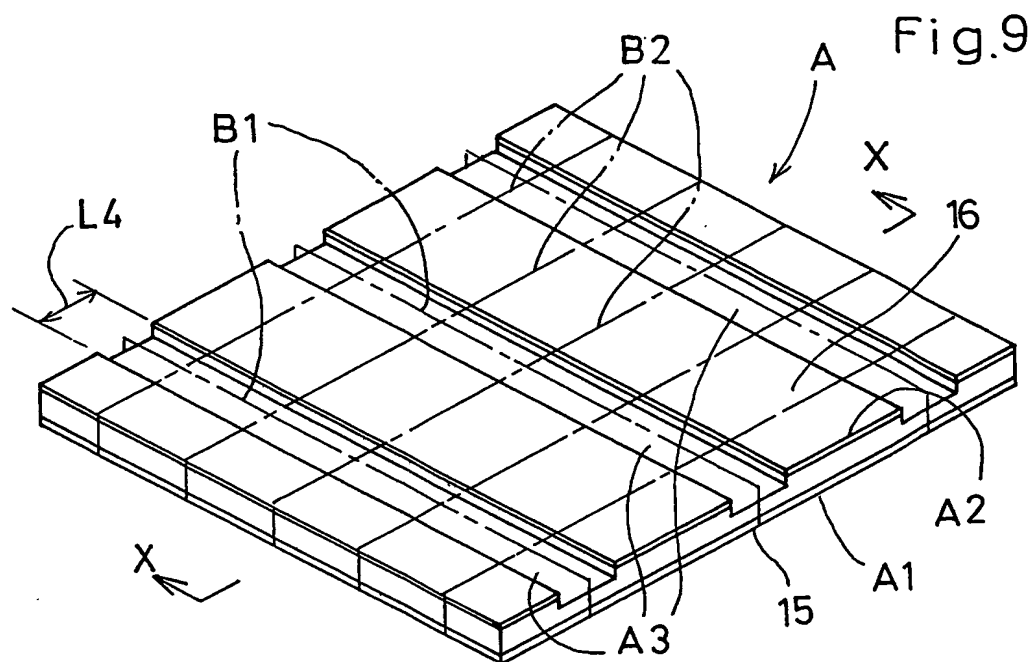


Fig.11

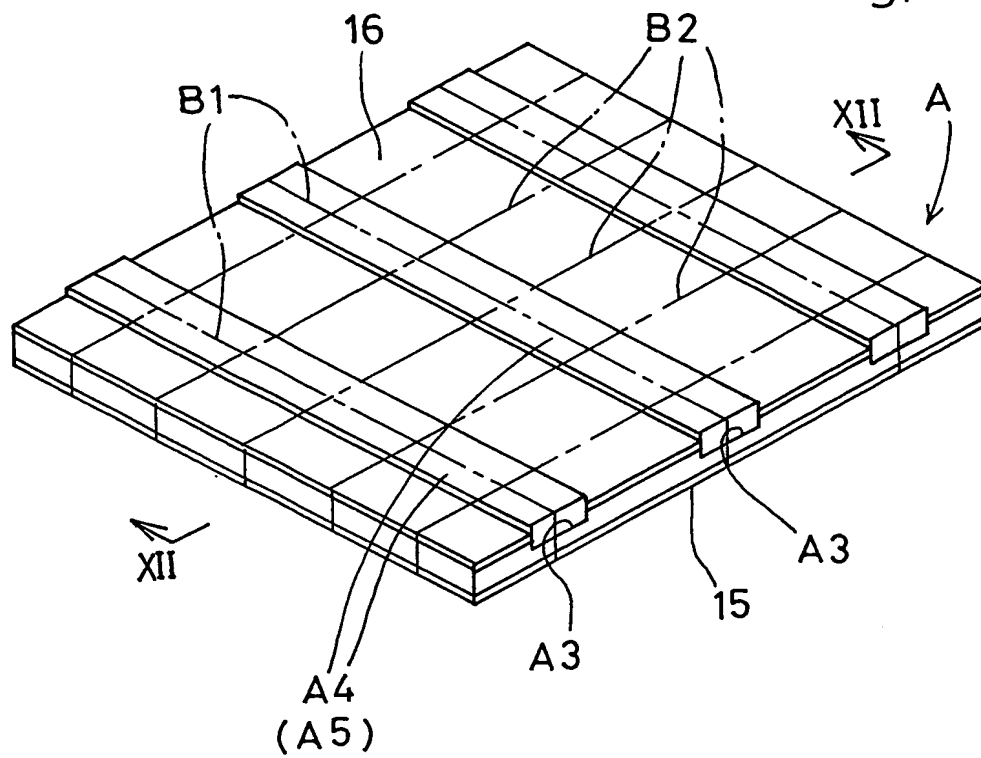


Fig.12

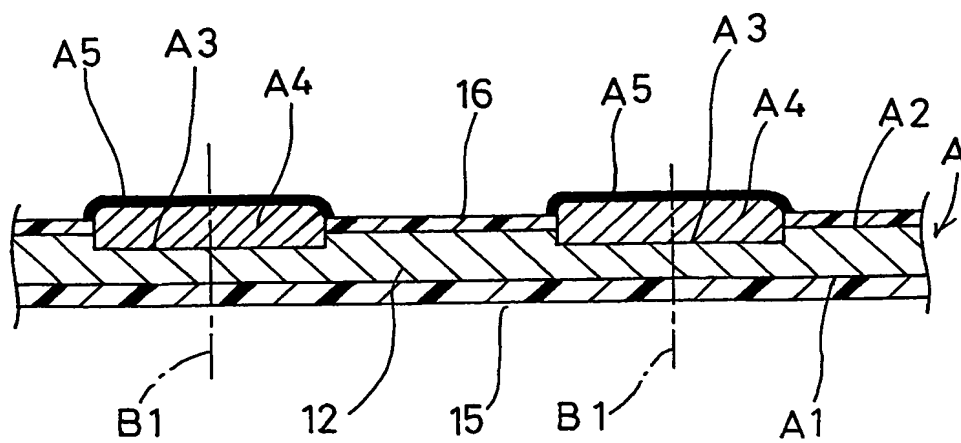


Fig.13

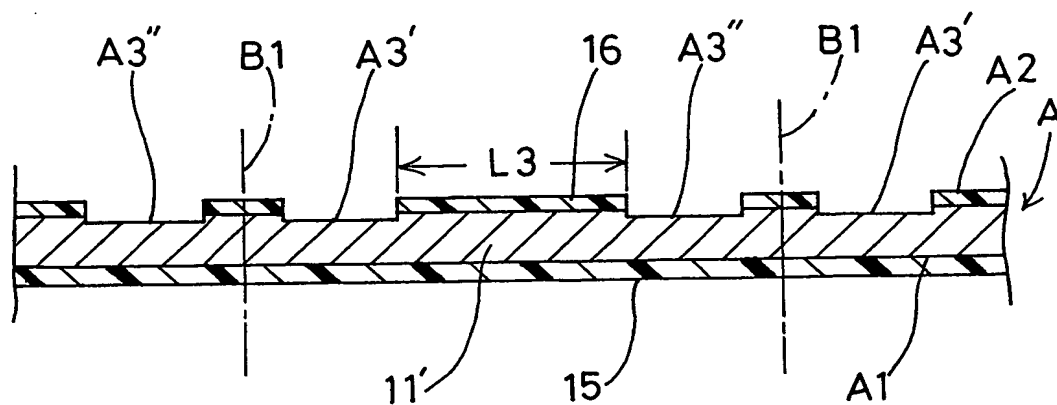


Fig.14

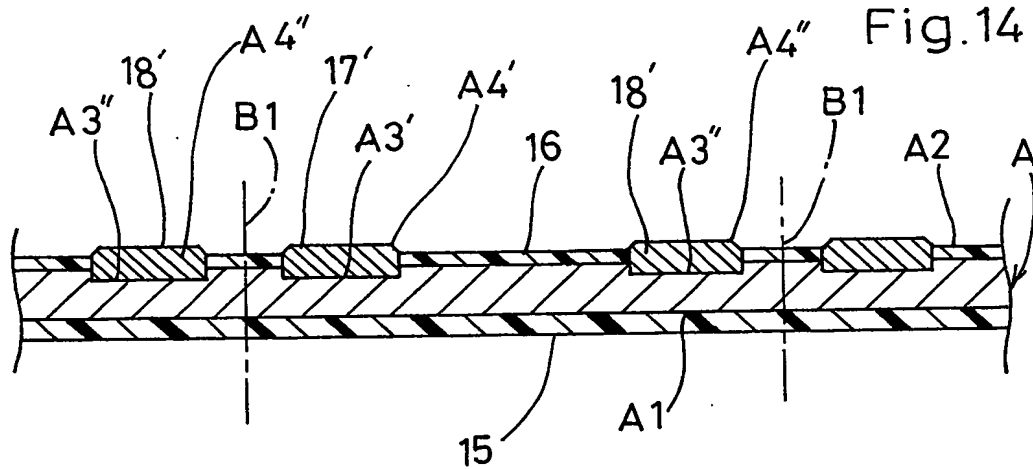


Fig.15

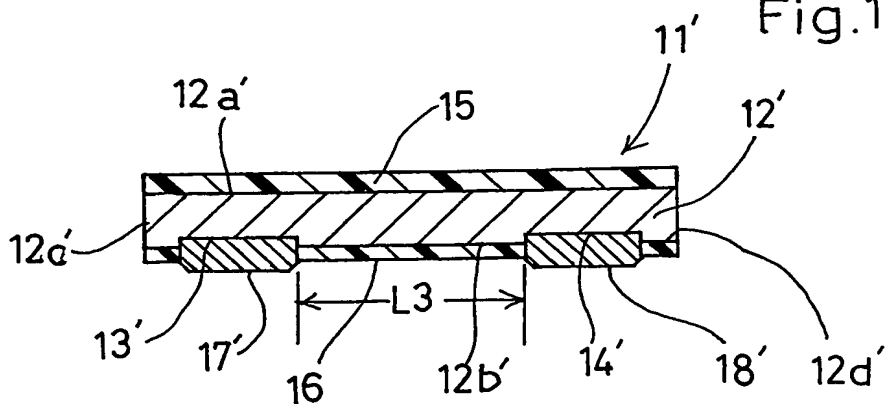
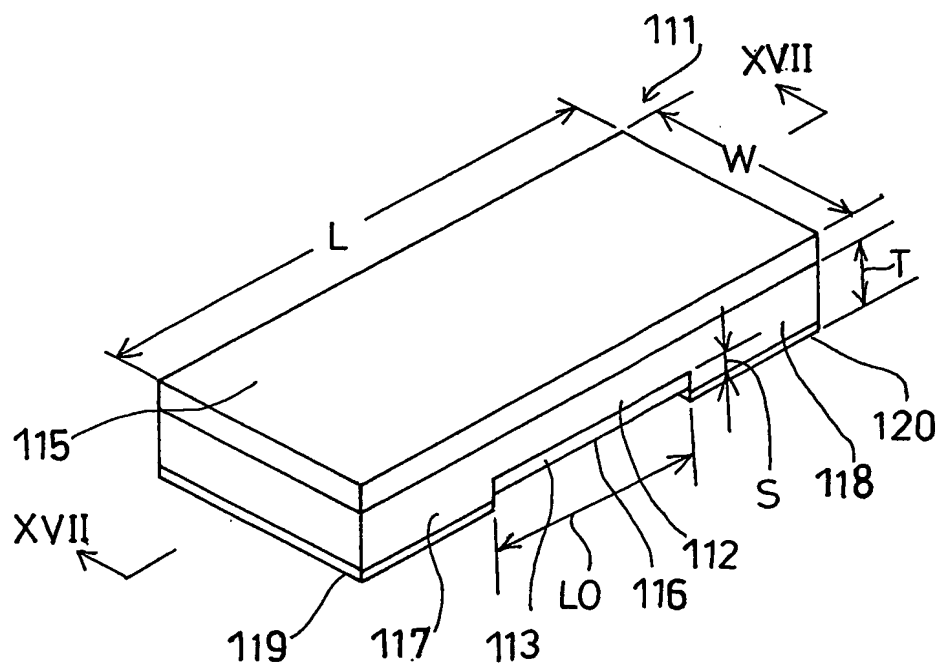
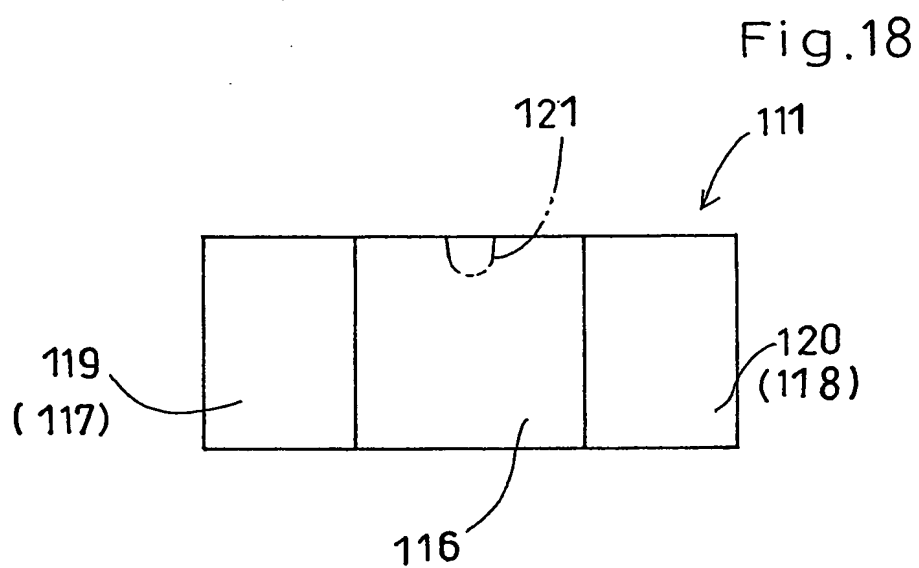
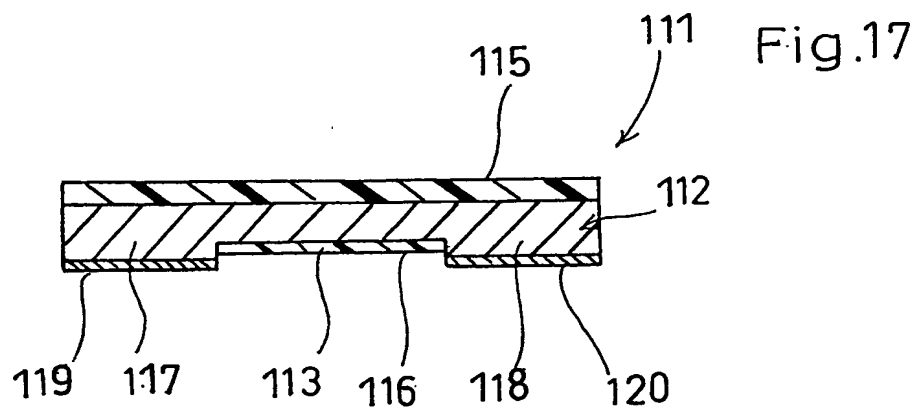
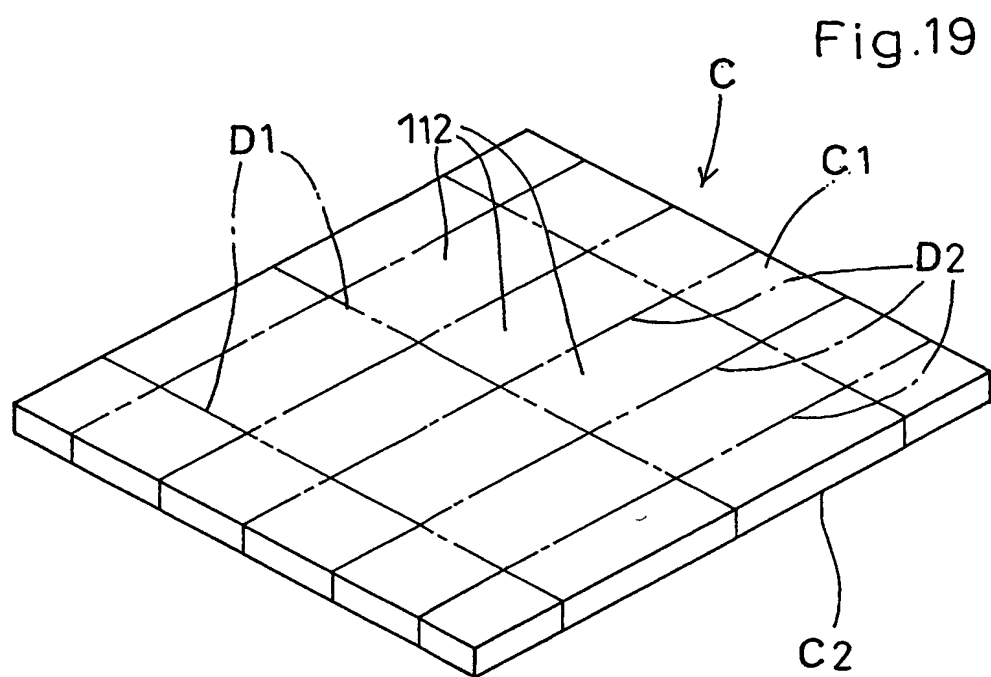
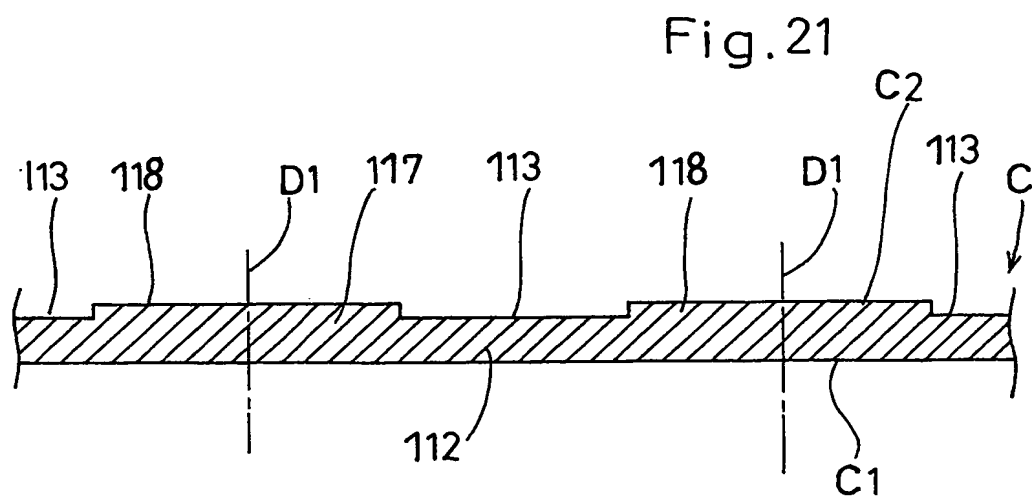
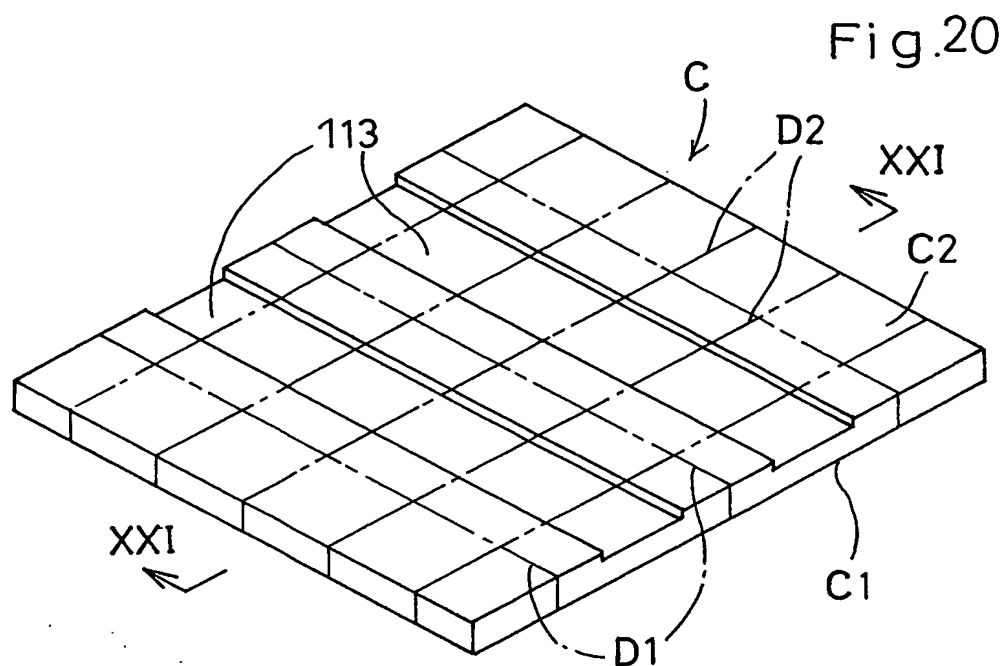


Fig.16









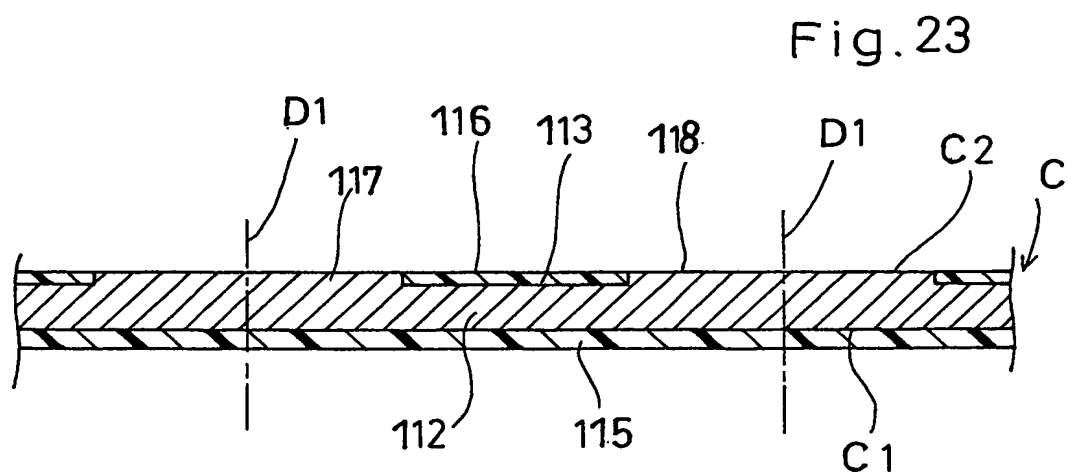
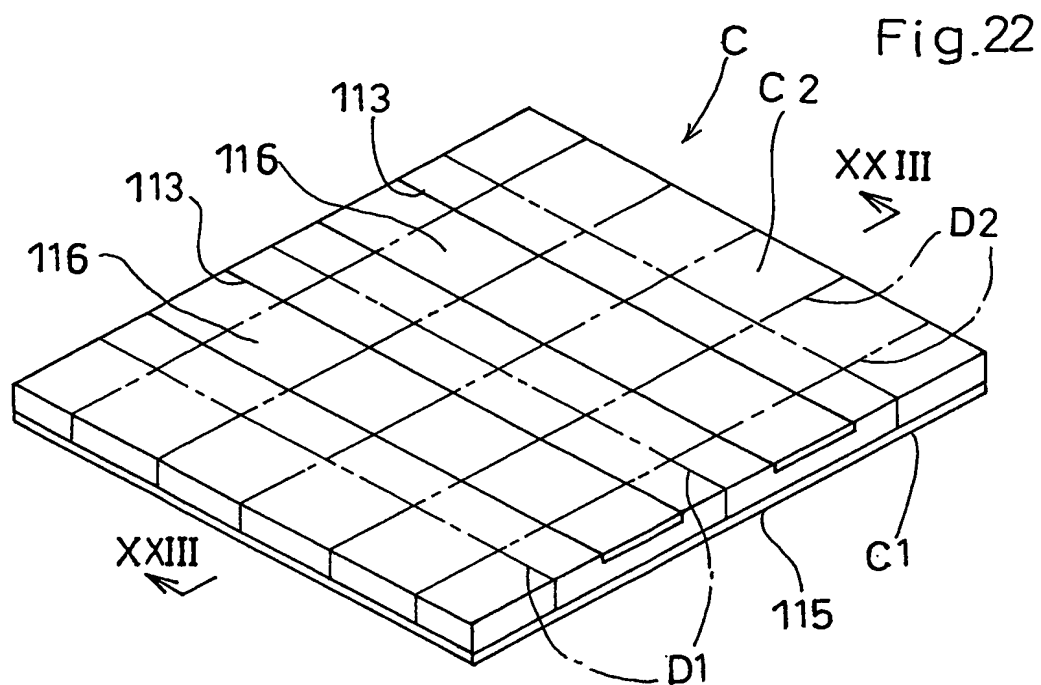


Fig. 24

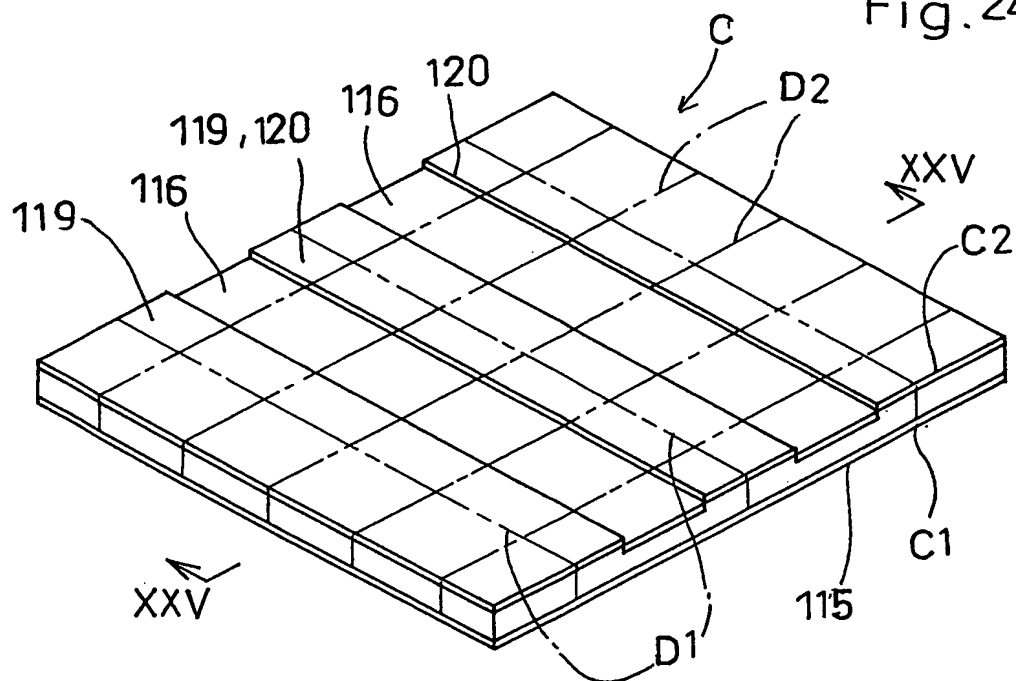
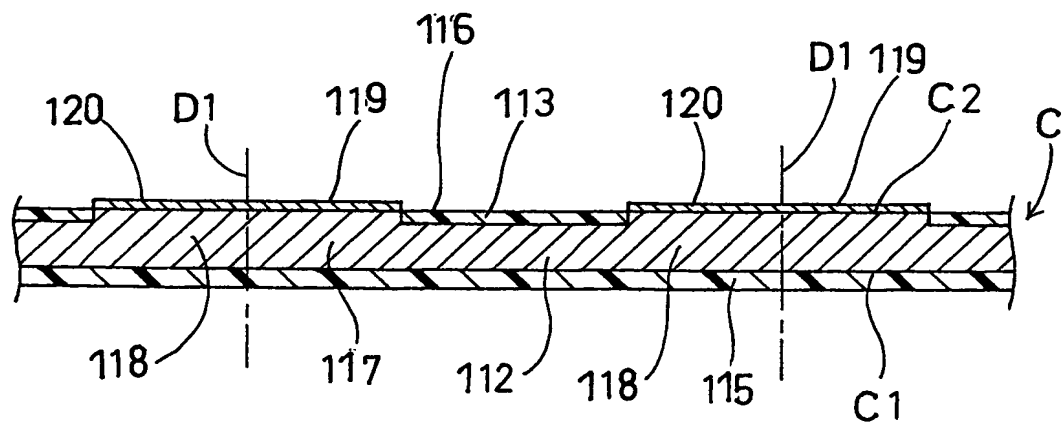


Fig. 25



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/07457

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01C3/00, 17/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01C3/00, 17/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JOIS

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2001-176701 A (Tateyama Kagaku Kogyo Kabushiki Kaisha), 29 June, 2001 (29.06.01), Full text; all drawings (Family: none)	4, 6, 7 1-3, 5
A	JP 2000-216012 A (Yasumoto UNOGI), 04 August, 2000 (04.08.00), Full text; all drawings (Family: none)	1-7
A	JP 2002-50501 A (K-Tech Devices Corp.), 15 February, 2002 (15.02.02), Full text; all drawings (Family: none)	1-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 September, 2003 (10.09.03)

Date of mailing of the international search report
24 September, 2003 (24.09.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01C 3/00, 17/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01C 3/00, 17/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JOIS

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	JP 2001-176701 A (立山科学工業株式会社) 2 001.06.29, 全文, 全図 (ファミリーなし)	4, 6, 7 1-3, 5
A	JP 2000-216012 A (宇ノ木保元) 2000.0 8.04, 全文, 全図 (ファミリーなし)	1-7
A	JP 2002-50501 A (ケイテックデバイス株式 会社) 2002.02.15, 全文, 全図 (ファミリーなし)	1-7

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

- の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

10.09.03

国際調査報告の発送日

24.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

重田 尚郎

5R

9298

電話番号 03-3581-1101 内線 3565